

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 52-034674

(43)Date of publication of application : 16.03.1977

(51)Int.Cl.

H01L 29/06

H01L 29/08

H01L 29/68

H01L 29/86

(21)Application number : 50-109933

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 12.09.1975

(72)Inventor : OZAWA OSAMU

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain high voltage withstand apparatus forming PN junction by mono-crystal and poly-crystal semiconductors.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY



特 許 願 (A3)

(4,000円)

昭和 50.9.12 日

特許庁長官殿

1. 発明の名称 ハン ドウ タイ ソク チ
半 導 体 装 置

2. 発明者
神奈川県川崎市幸区小向町1
東京芝浦電気株式会社総合研究所内

オ サマ
尾 沢 修 (ほか 0 名)

3. 特許出願人
(307) 神奈川県川崎市幸区堀川町78番地
東京芝浦電気株式会社
代表者 王 俊 敬

4. 代理人
〒100
東京都千代田区千代田1-1-6
東京芝浦電気株式会社東京事務所内
電話 501-5411 (大代表)
弁護士 富 岡 (6628)

50 109933

① 日本国特許庁

公開特許公報

①特開昭 52-34674

④公開日 昭52.(1977) 3.16

②特願昭 70-109933

②出願日 昭70.(1975) 9.12

審査請求 未請求 (全3頁)

庁内整理番号

6841 ✓
7414 ✓
6426 ✓

⑤日本分類

PPH/D2
PPH/E2
PPH/E3

⑤ Int. Cl²

H01L 2P/06
H01L 2P/08
H01L 2P/08
H01L 2P/08

明 細 書

1. 発明の名称 半 導 体 装 置

2. 特許請求の範囲

一導電型の半結晶半導体基板と、該基板とp_n接合を構成するように設けられた該基板より高不純物濃度の逆導電型の多結晶半導体層とを具備してなることを特徴とする半導体装置。

3. 発明の詳細な説明

この発明は半結晶半導体と多結晶半導体とでp_n接合を構成してなる半導体装置に関する。

一般に半導体装置は半結晶半導体内或いは2つの半結晶半導体でp_n接合を構成していた。例えばプレーナ型のダイオードの場合、第1図に示すようにp型半導体基板(11)に選択的にp型不純物を拡散してp型領域(12)を形成していた。しかしながら第1図に示すプレーナ型のダイオードにおいては耐圧が拡散分布の曲率半径で制限される。例えば耐圧を上げるためには拡散を深くさせざるを得ない。そして深く拡散させるためには、高温で長時間行う必要があるため、結晶性に種々の欠陥が生

じ且つ表面などが汚染されるので、期待される程の高耐圧の装置が得られない。このため高耐圧の半導体装置はメサ型にする必要があつた。しかしながらメサ型の半導体装置においても長時間使用すると耐圧が徐々に低下してしまうという期待される程の耐圧が得ることができない。

この発明は上記した事情に鑑み、高耐圧の接合を有するようにした半導体装置を提供するものである。

即ちこの発明は従来のように半結晶半導体のみを利用せず、多結晶の半導体を積極的に利用した半導体装置である。

以下図面に基づき、この発明の実施例を説明する。第2図はこの発明の一実施例所謂高耐圧のダイオードの断面図で示すものである。まず第2図に示す過程を説明する。p型半結晶基板(21)を用意し、この基板(21)表面を酸化しSiO₂膜(22)を形成する。そしてこのSiO₂膜(22)を選択的にエッチングし、このエッチングした後にp型の不純物例えばボロン(B)が1×10²⁰/cm³程度が含まれている

多結晶 Si 層 (23) を形成する。この多結晶 Si 層 (23) の形成の仕方はいずれの熱分解反応でも良く、望みは蒸着、スパッタリング等でも良い。この多結晶 Si 層 (23) を形成させた後、この多結晶 Si 層 (23) を選択的にエッチングする。その後例えばアルミニウム (Al) を上記多結晶 Si 層 (23) 上に蒸着し電極 (23a) として形成する。このようにして単結晶 Si と多結晶 Si とで pn 接合を構成したダイオードが得られる。このようにして得られたダイオードは、一般のプレーナ構造のダイオードと異なり拡散プロセスがないため、拡散による不利なことがなく高耐圧 (≒ 800 V) のダイオードが得られる。またメサ構造のダイオードと異なり、pn 接合が外部に露出するということがないため、表面で漏れ電流が流れたりすることがないため、使用中に耐圧が低下するということがなくなる。

次にこの発明の他の実施例としてトランジスタに適用して説明する。第 3 図はこの発明によるトランジスタの構成の断面図を示すものである。第 3 図において、(31) は n⁺型の Si 単結晶で、(32) は n

成された MOS 型の電界効果トランジスタは、拡散工程がなくなり結晶性の問題が生ずることがなくなる。したがって高耐圧の MOS 型電界効果トランジスタを得ることができる。また MOS 型電界効果トランジスタにおいて、問題となるソースとドレイン領域の間隔を狭くする場合、拡散工程がないため任意に制御できる利点も有する。

以上説明したようにこの発明によれば、単結晶半導体と多結晶半導体とで pn 接合を構成しているため、従来の問題を解決することができる。

なお、多結晶 Si を単結晶 Si に形成する場合、多結晶 Si から単結晶 Si に不純物が拡散するおそれがあるが、多結晶 Si を形成する場合例えば 6000℃ で形成すればほとんど単結晶 Si 内に拡散することがない。例えば 6000℃ で多結晶 Si を単結晶 Si 上に形成した時でさえ 1.5 μm 位であり、実質的に拡散していない。

4. 図面の簡単な説明

第 1 図は従来のプレーナ型のダイオードを示す断面図、第 2 図はこの発明の一実施例であるダイ

特開昭52-34874(公)
型の Si 単結晶であり、これら Si 単結晶で基板所謂コレクタ領域 (33) を構成する。そして (33) は拡散により形成されたベース領域であり、(34) は多結晶 Si で形成された n 型のエミッタ領域である。そして夫々の領域には電極層 (31a), (33a), (34a) が形成され、そしてベース電極層 (33a) とエミッタ電極層 (34a) とを分離するために SiO₂ 膜 (35) が設けられている。このようにして得られたトランジスタは一般のトランジスタのようにエミッタ拡散がないため、エミッタディップが生じたりしない。したがって上記のようなトランジスタは高周波用として極めて有利である。

次に第 4 図を参照してこの発明の他の実施例所謂 MOS 型のトランジスタについて説明する。第 4 図において、(41) は p 型の Si 基板で、(42) は多結晶 Si で形成されたソース領域、(43) は多結晶 Si で形成されたドレイン領域、(44) は多結晶 Si で形成されたゲート電極取り出し用の部分であり、ソース領域 (43)、ドレイン領域 (44)、夫々から Al からなる電極層 (43a), (44a) が取り出されている。このように構

造の構成を示す断面図、第 3 図、第 4 図はこの発明の他の実施例を説明するための構成断面図である。

第 2 図において、(21) は n 型 Si 基板、(22) は SiO₂ 膜、(23) は p 型の多結晶 Si である。

(6628) 代理人 井理士 富岡 種 (ほか 1 名)

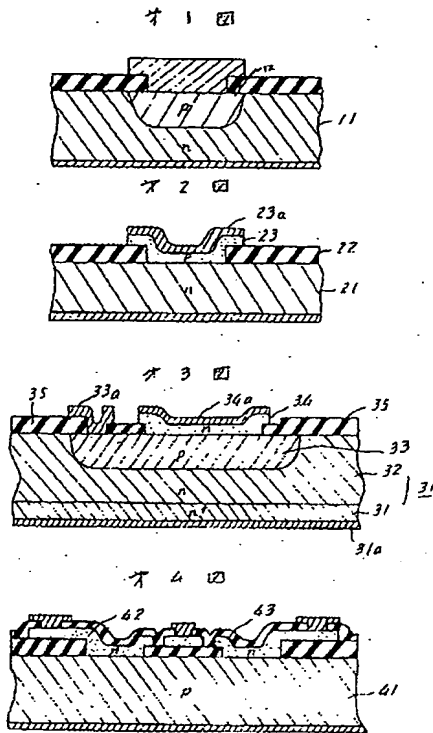
特開昭52-34674(3)

5. 添付書類の目録

(1) 委任状	1 通
(2) 明細書	1 通
(3) 図面	1 通
(4) 願書副本	1 通

6. 前記以外の発明者、特許出願人または代理人

(1) 発明者



代 理 人

東京都千代田区内幸町1-1-6
東京芝浦電気株式会社東京事務所内

(7568)

代理人: 竹花喜久男

